

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   3 月 2 7 日  
Date of Application:

出 願 番 号            特 願 2 0 0 3 - 0 8 8 9 3 4  
Application Number:

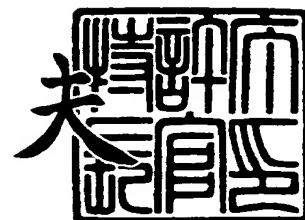
[ST. 10/C]:            [ J - P 2 0 - 0 3 - 0 8 8 9 3 4 ]

出      願      人            株式会社デンソー  
Applicant(s):

2 0 0 4 年   1 月 2 0 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 PN068877

【提出日】 平成15年 3月27日

【あて先】 特許庁長官 殿

【国際特許分類】 G01B 7/00

【発明者】

・ 【住所又は居所】 愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内

・ 【氏名】 藤井 哲夫

【特許出願人】

・ 【識別番号】 000004260

・ 【氏名又は名称】 株式会社デンソー

【代理人】

・ 【識別番号】 100096998

・ 【弁理士】

・ 【氏名又は名称】 碓氷 裕彦

・ 【電話番号】 0566-25-5988

【選任した代理人】

・ 【識別番号】 100118197

・ 【弁理士】

・ 【氏名又は名称】 加藤 大登

・ 【電話番号】 0566-25-5987

【選任した代理人】

・ 【識別番号】 100123191

・ 【弁理士】

・ 【氏名又は名称】 伊藤 高順

・ 【電話番号】 0566-25-5990

【手数料の表示】

・ 【予納台帳番号】 010331

・ 【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0213350

【包括委任状番号】 0213351

【包括委任状番号】 0213352

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】 第 1 の半導体層上に絶縁層を介して第 2 の半導体層を積層してなる積層体と、前記第 2 の半導体層に形成され力学量の印加に応じて変位可能な可動部とを有し、該可動部の変位を電気信号に変換して出力するセンサ基板と

第 1 の半導体層上に絶縁層を介して第 2 の半導体層を積層してなる積層体を有し、前記センサ基板の前記第 2 の半導体層に対向して配設され、前記センサ基板との前記電気信号の授受を、前記可動部の周囲に配設されたバンプを通じて行う対向基板と、

を備えた半導体装置において、

前記センサ基板における前記第 1 の半導体層及び前記対向基板における前記第 1 の半導体層を、前記可動部を外乱から保護するシールド層として用いたことを特徴とする半導体装置。

【請求項 2】 前記シールド層の電位をグランド電位にしたことを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記対向基板は、前記センサ基板からの前記電気信号に所定の処理を施す信号処理基板であって、前記センサ基板は前記信号処理基板上に配設されることを特徴とする請求項 1 または 2 に記載の半導体装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、半導体装置に関し、特に、半導体力学量センサとして機能する半導体装置に関する。

【 0 0 0 2 】

【従来技術】

この種の半導体力学量センサとしては、図 1 1 に示すように、加速度センサや圧力センサ、角速度センサなどの可動電極を備える半導体装置 2 0 がある。一般

に可動電極を有する半導体式センサは、可動電極を中空容器内に収納する構成を採る。

#### 【0003】

この図11においては、センサ基板SCの主面上に配設された可動部MVが、中空容器（以後、キャップと呼称）CVで覆われている。

#### 【0004】

センサ基板SCは、半導体基板（図示せず）と、可動部MVと、可動部MVの変位に応じた電気信号を発生する半導体素子（図示せず）とを少なくとも有し、半導体素子が発生する電気信号は、所定の信号処理を行う信号処理基板ASにワイヤ配線WRを通じて送られる。

#### 【0005】

信号処理基板ASは、センサ基板SCから与えられる電気信号に基づいて加速度や圧力等を算出する機能を有するように特定用途向けIC（ASIC）として構成されている。また、信号処理基板ASは、所定の電気信号をセンサ基板SCに与え、可動部MVや半導体素子を電氣的に制御するように構成されているものもある。

#### 【0006】

そして、センサ基板SCおよび信号処理基板ASはリードフレームのダイパッドDP上に搭載され、信号処理基板ASはワイヤ配線WRを通じて、インナーリードILに電氣的に接続される構成となっている。

#### 【0007】

センサ基板SCおよび信号処理基板ASはダイパッドDPおよびインナーリードILとともにモールド樹脂MRによって封止され、樹脂封止パッケージとなっている。

#### 【0008】

ここで、図12に、半導体装置20の樹脂封止前の状態を斜視図として示す。なお、図12におけるA-A線での断面が図11に示す構成に相当する。図11および図12に示すように、半導体装置20のダイパッドDPは、その位置がインナーリードILよりも低い位置になるように構成されたダイパッド沈め構造と

なっている。

#### 【 0 0 0 9 】

このような構造にすることで、インナーリード I L の高さ と ダイパッド D P 上の半導体基板、例えば信号処理基板 A S の表面の高さが近くなり、ワイヤボンドが容易となる。

#### 【 0 0 1 0 】

また、図 1 3 には、例えば加速度センサに適用したセンサ基板 S C の可動部 M V の構成の概念図を示す。

#### 【 0 0 1 1 】

この図 1 3 に示すように、可動部 M V は梁 B M によって移動自在に支えられる可動電極 M V P と、可動電極 M V P との間に隙間を有し、当該部分に静電容量が形成されるように配設された固定電極 F X P とを備えている。

#### 【 0 0 1 2 】

固定電極 F X P は、可動電極 M V P の変位によって生じる静電容量の変化を検出する半導体素子の電極として構成されている。図 1 3 における B - B 線での断面構成を図 1 4 に示す。

#### 【 0 0 1 3 】

このように、センサ基板 S C では、可動電極 M V P の動作を確保する必要があり、そのために可動部 M V をシリコンあるいはガラスのキャップ C V で覆ってモールド樹脂 M R の侵入を防止していた。

#### 【 0 0 1 4 】

ところが、キャップ C V を設けるということは部品点数の増加による製造コストの増大だけでなく、キャップ C V をセンサ基板 S C 上に接着する工程が必要であることによる製造コストの増大の問題もあった。

#### 【 0 0 1 5 】

そこで、図 1 5 に示す半導体装置 2 0 のように、信号処理基板 A S 上にはセンサ基板 S C が搭載され、センサ基板 S C の端縁部から信号処理基板 A S の主面上にかけては封止樹脂 S R が配設されたものがある。

#### 【 0 0 1 6 】

この封止樹脂 S R は、センサ基板 S C の外周全域に渡って配設され、封止樹脂 S R、センサ基板 S C、信号処理基板 A S によって密閉空間 S P を規定する構成となっている。

#### 【 0 0 1 7 】

センサ基板 S C は、その主面上に bumps 2 1 を複数有し、bumps 2 1 を、信号処理基板 A S の主面上に配設された電極に接合することで信号処理基板 A S との電氣的接続を行う（例えば、特許文献 1 参照）。

#### 【 0 0 1 8 】

##### 【特許文献 1】

特開 2 0 0 1 - 2 2 7 9 0 2 号公報（第 3 項左欄 3 4 行 - 4 9 行、第 1 図）。

#### 【 0 0 1 9 】

##### 【発明が解決しようとする課題】

しかしながら、上記特許文献においては、半導体装置 2 0 をノイズ等の外乱から保護するためには、半導体装置 2 0 の表面に金属等のシールド層を別途形成しなければならない。

#### 【 0 0 2 0 】

その結果、外乱保護のために専用部材が必要になり、製造工程の増加及びコストアップを誘引してしまうという問題がある。

#### 【 0 0 2 1 】

そこで、本発明の目的は、上記問題点に鑑み、可動部を有する半導体装置において、製造コストの増大を抑制しつつ、ノイズ等の外乱から保護することのできる半導体装置を提供することにある。

#### 【 0 0 2 2 】

##### 【課題を解決するための手段】

請求項 1 に記載の半導体装置は、第 1 の半導体層上に絶縁層を介して第 2 の半導体層を積層してなる積層体と、前記第 2 の半導体層に形成され力学量の印加に応じて変位可能な可動部とを有し、該可動部の変位を電気信号に変換して出力するセンサ基板と、第 1 の半導体層上に絶縁層を介して第 2 の半導体層を積層してなる積層体を有し、前記センサ基板の前記第 2 の半導体層に対向して配設され、

前記センサ基板との前記電気信号の授受を、前記可動部の周囲に配設されたバンパを通じて行う対向基板と、を備えた半導体装置において、前記センサ基板における前記第 1 の半導体層及び前記対向基板における前記第 1 の半導体層を、前記可動部を外乱から保護するシールド層として用いたことを特徴としている。

#### 【0023】

請求項 1 に記載の発明によれば、対向基板及びセンサ基板に、第 1 の半導体層上に絶縁層を介して第 2 の半導体層を積層してなる積層体を有した基板（所謂、SOI 基板）を用いているため、前記センサ基板における前記第 1 の半導体層及び前記対向基板における前記第 1 の半導体層を、前記可動部をノイズ等の外乱から保護するシールド層として用いることができる。

#### 【0024】

具体的には、請求項 2 に記載のように、このシールド層をグランド電位にすることにより、外乱から保護するための専用部材を用いなくとも、確実に外乱から保護することのできる半導体装置を提供することができる。

#### 【0025】

また、請求項 3 に記載のように、前記対向基板は、前記センサ基板からの前記電気信号に所定の処理を施す信号処理基板であって、前記センサ基板は前記信号処理基板上に配設されている。

#### 【0026】

##### 【発明の実施の形態】

以下、この発明を具体化した各実施形態を図面に従って説明する。各実施形態は、半導体装置として、容量式の半導体式加速度センサを備えた半導体装置について本発明を適用したものである。

#### 【0027】

##### （第 1 実施形態）

図 1 に本発明の第 1 実施形態に係る半導体装置の断面構造を示し、図 2 に本発明の第 1 実施形態に係る半導体装置を収納するパッケージを含めた全体図を示す。

#### 【0028】



まず、図 1 に示されるように、信号処理基板 1 は、第 1 の半導体層としての第 1 のシリコン層 1 a の上に絶縁層としての酸化膜 1 b を介して第 2 の半導体層としての第 2 のシリコン層 1 c を積層してなる矩形状の SOI（シリコンオンインシュレータ）基板である。

#### 【0029】

同様に、センサ基板 2 は、第 1 の半導体層としての第 1 のシリコン層 2 a の上に絶縁層としての酸化膜 2 b を介して第 2 の半導体層としての第 2 のシリコン層 2 c を積層してなる矩形状の SOI（シリコンオンインシュレータ）基板である。

#### 【0030】

センサ基板 2 は、酸化膜 2 b により第 1 のシリコン層 2 a と絶縁分離された第 2 のシリコン層 2 c に形成された可動部 MV と、その周囲に配設された複数の突起電極（以後、バンプと呼称）11 とを有している。

#### 【0031】

そして、このバンプ 11 を、信号処理基板 1 における酸化膜 1 b により第 1 のシリコン層 1 a と絶縁分離された第 2 のシリコン層 1 c に形成された信号処理回路部（図示せず）に接合することで、信号処理基板 1 との電氣的接続を行うフリップチップボンディング方式（以後、フリップチップ方式と呼称）の半導体基板である。

#### 【0032】

そのため、信号処理基板 1 とセンサ基板 2 との電氣的接続のためにワイヤ配線が必要とせず、寄生容量を低減することができる。

#### 【0033】

そして、信号処理基板 1 とセンサ基板 2 とをフリップチップ方式により接続することで、可動部 MV が信号処理基板 1 の主面と向かい合うことになる。なお、可動部 MV の構成は図 11 を用いて説明したセンサ基板 SC と同様である。

#### 【0034】

なお、可動部 MV と信号処理基板 1 の主面とが接触するのを防止するように、可動部 MV と信号処理基板 1 の主面との間には隙間 SP が設けられている。

**【0035】**

このように、可動部MVが信号処理基板1の主面に接触しないように構成されているが、信号処理基板1は可動部MVを構成する可動電極（図示せず）が、センサ基板2の主面とは反対方向に無制限に移動するのを防止するストッパとしても機能する。

**【0036】**

そして、このように構成された半導体装置10は、図2に示されるように、基部3aと蓋部3bとで構成されたパッケージ3の内部に収納される。具体的には、凹部を有する基部3aの底面に、導電性接着剤4aを介して搭載されるとともに、半導体装置10の上部を蓋部3bで覆った構造となっている。

**【0037】**

この基部3aと蓋部3bとは接着部材4bにて接着され、必要に応じて、真空中にて接着したりパッケージ内部に乾燥窒素や乾燥空気を封入することにより、パッケージ3内部の気密性を確保している。なお、このパッケージ3の材料としては、例えば、セラミックを用いることができ、接着部材4bの材料としては、接着剤や金属ろう剤を用いることができる。

**【0038】**

また、信号処理基板1の一面側における所定領域には電極パッド5aが設けられ、センサ基板2の可動部MVが形成された面とは反対側の面における全面には金属層5bが設けられ、パッケージ3の所定領域には電極パッド5cが設けられている。

**【0039】**

そして、これら電極パッド5a及び金属層5bと電極パッド5cとの間をワイヤ配線WRにて接続することにより、信号処理基板1及びセンサ基板2とパッケージ3とが電氣的に接続される構成となっている。

**【0040】**

そして、パッケージ3に取り出された半導体装置10の信号は、パッケージ3の外周部に設けられた外部取り出し電極パッド5dにより、パッケージ3の内部を介してパッケージ3の外部に伝達されることとなる。なお、電極パッド5aの

材料としては、例えば、A1を用いることができ、電極パッド5c及び外部取り出し電極パッド5dの材料としては、例えば、銅、Ni、Au、及びそれらの積層材等を用いることができ、ワイヤ配線WRの材料としては、例えば、アルミや金を用いることができる。

#### 【0041】

また、パッケージ3の基部3aにおける半導体装置10が搭載される領域の表面には下部電極6が設けられており、この下部電極6と外部取り出し電極パッド5dとを電氣的に接続することにより、パッケージ3の内部を介してパッケージ3の外部に伝達されることとなる。

#### 【0042】

以上のように、本発明では、図1に示されるように、信号処理基板1及びセンサ基板2にSOI基板を用いるとともに、信号処理基板1における酸化膜1bにより第1のシリコン層1aと絶縁分離された第2のシリコン層1cに信号処理回路部を形成し、センサ基板2における酸化膜2bにより第1のシリコン層2aと絶縁分離された第2のシリコン層2cに可動部MVを形成したことを特徴としている。

#### 【0043】

そして、信号処理基板1における信号処理回路部が形成された面（第2のシリコン層1c）とセンサ基板2における可動部MVが形成された面（第2のシリコン層2c）とは、バンプ11を介して電氣的に接続されている。

#### 【0044】

このような構成により、信号処理基板1における酸化膜1bにより第2のシリコン層1cと絶縁分離された第1のシリコン層1a及びセンサ基板2における酸化膜2bにより第2のシリコン層2cと絶縁分離された第1のシリコン層2aを、外部ノイズ等による可動部MVや信号処理回路部の誤動作を防ぐシールド層として利用することができる。

#### 【0045】

具体的には、信号処理基板1における第1のシリコン層1aは、酸化膜1bにより信号処理回路と絶縁分離されるとともに、センサ基板2における第1のシリ

コン層 2 a は、酸化膜 2 b により可動部 MV と絶縁分離されているため、これら第 1 のシリコン層 1 a 及び第 1 のシリコン層 2 a の電位は、信号処理回路及び可動部 MV の電位と干渉しなくなる。

#### 【0046】

従って、信号処理回路及び可動部 MV の電位に関らず、第 1 のシリコン層 1 a 及び第 1 のシリコン層 2 a の電位を任意の値に設定することができるようになり、これら第 1 のシリコン層 1 a 及び第 1 のシリコン層 2 a の電位をグランド電位にすることで、外部ノイズ等による可動部 MV や信号処理回路部の誤動作を防ぐシールド層として利用することができる。

#### 【0047】

よって、本発明によれば、従来技術のように、ノイズ等の外乱から保護するための専用部材が不要となるため、従来技術と比較して、部品点数の削減及び製造工程の低減により製造コストを低減しつつ、確実に外乱から保護することのできる半導体装置を提供することができる。

#### 【0048】

##### (第 2 実施形態)

図 3 に本発明の第 2 実施形態に係る半導体装置の断面構造を示し、図 4 に図 3 における A—A' 線矢視図を示す。また、図 5 に本発明の第 2 実施形態に係るセンサ基板の製造方法を示す。

#### 【0049】

本実施形態の半導体装置の構成は、上記第 1 実施形態とほぼ同様であるため、第 1 実施形態と同等な構成については同様の符号を付し、異なる部分についてのみ説明する。

#### 【0050】

本実施形態では、図 3 に示されるように、信号処理基板 1 における信号処理回路部が形成された面（第 2 のシリコン層 1 c）に環状層 1 d が形成されるとともに、センサ基板 2 における可動部 MV が形成された面（第 2 のシリコン層 2 c）に環状層 2 d が形成され、これら環状層 1 d、2 d 間を環状バンプ 11 a を介して接続することにより、環状層 1 d と環状層 2 d とを電氣的に接続している。

**【0051】**

そして、信号処理基板 1 の環状層 1 d は、環状の絶縁分離部 1 e により、第 2 のシリコン層 1 c におけるその他の領域と絶縁分離されているとともに、第 1 のシリコン層 1 a と酸化膜 1 b との間に設けられたポリシリコン層 1 f と、コンタクト部 1 g を介して電氣的に接続されている。尚、絶縁分離部 1 e は、例えば絶縁体であるシリコン酸化膜等により形成されている。

**【0052】**

同様に、センサ基板 2 の環状層 2 d は、第 1 のシリコン層 2 a と酸化膜 2 b との間に設けられたポリシリコン層 2 f と、コンタクト部 2 g を介して電氣的に接続されている。

**【0053】**

また、図 4 に示されるように、信号処理基板 1 における信号処理回路部が形成された面（第 2 のシリコン層 1 c）に形成された環状の絶縁分離部 1 e により、第 2 のシリコン層 1 c におけるその他の領域と絶縁分離された領域に、環状層 1 d が形成されている。

**【0054】**

そして、この環状層 1 d 上には、センサ基板 2 における可動部 MV が形成された面（第 2 のシリコン層 2 c）に形成された環状層 2 d と電氣的に接続するために、環状バンプ 11 a が配置されている。

**【0055】**

更に、信号処理基板 1 における信号処理回路部が形成された面（第 2 のシリコン層 1 c）には、センサ基板 2 における可動部 MV が形成された面（第 2 のシリコン層 2 c）と電氣的に接続するために設けられたバンプ 11 が配置される電極パッド 5 e が形成されている。

**【0056】**

そして、この電極パッド 5 e と信号処理基板 1 における信号処理回路部が形成された面（第 2 のシリコン層 1 c）の外周部に設けられた電極パッド 5 a とを、アルミ等からなる配線層 7 を介して電氣的に接続することにより、信号処理基板 1 及びセンサ基板 2 にて得られた信号を外部に伝達している。

## 【0057】

また、図示しないが、信号処理基板 1 における第 2 のシリコン層 1 c の周縁部には回路部が形成されており、この回路部を電氣的に接続するために、第 2 のシリコン層 1 c の周縁部には、回路部接続用電極パッド 5 f が設けられている。

## 【0058】

また、第 2 のシリコン層 1 c における絶縁分離層 1 e の内部領域において、この内部領域間を電氣的に接続するために、第 2 のシリコン層 1 c における絶縁分離層 1 e の内部領域には、内部接続用の電極パッド 5 g が設けられている。

## 【0059】

また、信号処理基板 1 における第 2 のシリコン層 1 c の周縁部には、環状層 1 d の電位を調整するために、調整用電極パッド 5 h が設けられており、この調整用電極パッド 5 h と、環状層に設けられた電極パッド 5 i を配線層 7 により電氣的に接続することにより、環状層 7 の電位を調整している。

## 【0060】

なお、図示しないが、少なくとも配線層 7 とバンプ 11 a が重なり合う領域については、配線層 7 とバンプ 11 a とを電氣的に絶縁分離する目的で、配線層 7 とバンプ 11 a との間は、絶縁体層にて分離されている。

## 【0061】

ここで、本実施形態に係るセンサ基板の製造方法を、図 5 を用いて簡単に説明する。なお、ここではセンサ基板 2 の製造方法についてのみ説明するが、信号処理基板 1 についても、以下の製造方法を用いて製造することができる。

## 【0062】

まず、図 5 (a) に示されるように、不純物として燐、砒素等の N 型元素を含む第 1 のシリコンウェハ 30 を用意する。尚、この第 1 のシリコンウェハ 30 の比抵抗は、 $0.001 \Omega \cdot \text{cm} \sim 10 \Omega \cdot \text{cm}$  程度であり、好ましくは、 $0.001 \Omega \cdot \text{cm} \sim 0.1 \Omega \cdot \text{cm}$  程度である。次に、この第 1 のシリコンウェハ 30 の一面側に、熱酸化等の方法を用いて、熱酸化膜 31 を形成する。次に、この熱酸化膜 31 の所定領域に、フォトリソグラフィ手法等の方法を用いて、コンタクト部 31 a を形成する。

**【0063】**

続いて、図5（b）に示されるように、コンタクト部31aが形成された熱酸化膜31の表面に、CVD等の方法を用いて、磷、砒素等のN型元素を高濃度（例えば、 $1 \times 10^{16} \text{ cm}^{-3} \sim 1 \times 10^{21} \text{ cm}^{-3}$ ）に含んだポリシリコン層32を形成する。次に、このポリシリコン層32の表面を鏡面研磨する。

**【0064】**

続いて、図5（c）に示されるように、上記第1のシリコンウェハ30と同様に、不純物として磷、砒素等のN型元素を含む第2のシリコンウェハ33を用意する。なお、この第2のシリコンウェハ33の比抵抗は、上記第1のシリコンウェハの比抵抗とほぼ同等である。

**【0065】**

続いて、図5（d）に示されるように、第1のシリコンウェハ30のポリシリコン層32が形成された面と第2のシリコンウェハ33の一面とを接合する。なお、この接合方法としては、例えば窒素ガス等の不活性ガス中で行うことができる。

**【0066】**

続いて、図5（e）に示されるように、第2のシリコンウェハ33と接合された第1のシリコンウェハ30におけるポリシリコン層32が形成された面とは反対側の面を研磨することにより、第1のシリコンウェハ30を薄くするとともに、第1のシリコンウェハ30及び第2のシリコンウェハ33により一体に構成されたシリコンウェハを反転させる。

**【0067】**

最後に、図5（f）に示されるように、第1にシリコンウェハ30に対して、ドライエッチング等の方法を用いて、加速度センサを構成する可動部MVを形成する。尚、図示しないが、可動部MVは、バンプ35aと電氣的に接続されている。

**【0068】**

また、これと同時に、第1のシリコンウェハの外周部に環状層34を形成する。そして、第1のシリコンウェハ30上にバンプ35aを配設するとともに、環

状部 3 4 上にバンプ 3 5 b を配設することにより、センサ基板 2 と信号処理回路 1 とを電氣的に接続している。尚、これらバンプ 3 5 a、3 5 b は、例えば、蒸着アルミ層上にニッケル層、銅層、金層等を組み合わせて積層することにより形成することができる。

#### 【0069】

以上のように、本発明では、図 3 に示されるように、信号処理基板 1 における信号処理回路部が形成された面（第 2 のシリコン層 1 c）に環状層 1 d が形成されるとともに、センサ基板 2 における可動部 MV が形成された面（第 2 のシリコン層 2 c）に環状層 2 d が形成され、これら環状層 1 d、2 d 間を環状バンプ 1 1 a を介して接続することにより、環状層 1 d と環状層 2 d とを電氣的に接続している。

#### 【0070】

そして、信号処理基板 1 の環状層 1 d は、環状の絶縁分離層 1 e により、第 2 のシリコン層 1 c におけるその他の領域と絶縁分離されているとともに、第 1 のシリコン層 1 a と酸化膜 1 b との間に設けられたポリシリコン層 1 f と、コンタクト部 1 g を介して電氣的に接続されている。

#### 【0071】

同様に、センサ基板 2 の環状層 2 d は、第 1 のシリコン層 2 a と酸化膜 2 b との間に設けられたポリシリコン層 2 f と、コンタクト部 2 g を介して電氣的に接続されている。

#### 【0072】

このような構成により、信号処理基板 1 の第 1 のシリコン層 1 a、環状層 1 d 及びセンサ基板 2 の第 1 のシリコン層 2 a、環状層 2 d を、外部ノイズ等による可動部 MV や信号処理回路部の誤動作を防ぐシールド層として利用することができる。

#### 【0073】

よって、本発明によれば、従来技術のように、ノイズ等の外乱から保護するための専用部材が不要となるため、従来技術と比較して、部品点数の削減及び製造工程の低減により製造コストを低減しつつ、確実に外乱を保護することのできる



半導体装置を提供することができる。

【0074】

(第3実施形態)

図6に本発明の第3実施形態に係る半導体装置の断面構造を示す。

【0075】

本実施形態の半導体装置の構成は、上記第2実施形態とほぼ同様であるため、第2実施形態と同等な構成については同様の符号を付し、異なる部分についてのみ説明する。

【0076】

上記第2実施形態では、信号処理基板1の環状層1dは、第1のシリコン層1aと酸化膜1bとの間に設けられたポリシリコン層1fと、コンタクト部1gを介して電氣的に接続されているとともに、センサ基板2の環状層2dは、第1のシリコン層2aと酸化膜2bとの間に設けられたポリシリコン層2fと、コンタクト部2gを介して電氣的に接続されている。

【0077】

本実施形態では、図6に示されるように、信号処理基板1の環状層1dは、酸化膜1bにより第1のシリコン層1aと電氣的に絶縁分離されているとともに、センサ基板2の環状層2dは、酸化膜2bにより第1のシリコン層2aと電氣的に絶縁分離されている。つまり、本実施形態においては、ポリシリコン層1f、2f及びコンタクト部1g、2gを不要としている。

【0078】

このような構成により、信号処理基板1の第1のシリコン層1a、環状層1d及びセンサ基板2の第1のシリコン層2a、環状層2dを、外部ノイズ等による可動部MVや信号処理回路部の誤動作を防ぐシールド層として利用することができる。

【0079】

よって、本発明によれば、従来技術のように、ノイズ等の外乱から保護するための専用部材が不要となるため、従来技術と比較して、部品点数の削減及び製造工程の低減により製造コストを低減しつつ、確実に外乱を保護することのできる

半導体装置を提供することができる。

#### 【0080】

(第4実施形態)

図7に本発明の第4実施形態に係る半導体装置の断面構造を示す。

#### 【0081】

本実施形態の半導体装置の構成は、上記第1実施形態とほぼ同様であるため、第1実施形態と同等な構成については同様の符号を付し、異なる部分についてのみ説明する。

#### 【0082】

上記第1実施形態では、半導体装置10をパッケージ3の内部に収納した実施形態について説明したが、本実施形態では、半導体装置10をモールド樹脂MRにより封止している。

#### 【0083】

具体的には、図7に示されるように、半導体装置10は、リードフレームのダイパッドDP上に搭載され、信号処理基板1はワイヤ配線WRを通じて、インナーリードILに電氣的に接続される構成となっている。そして、半導体装置10は、ダイパッドDPおよびインナーリードILとともにモールド樹脂MRによって封止され、樹脂封止パッケージとなっている。

#### 【0084】

(第5実施形態)

図8に本発明の第5実施形態に係る半導体装置の断面構造を示す。

#### 【0085】

本実施形態の半導体装置の構成は、上記第1実施形態とほぼ同様であるため、第1実施形態と同等な構成については同様の符号を付し、異なる部分についてのみ説明する。

#### 【0086】

上記第1実施形態では、ワイヤ配線WRにより半導体装置10とパッケージ3との電氣的な接続を確保していたが、本実施形態では、バンプ11bにより半導体装置10とパッケージとの電氣的な接続を確保している。

**【0087】**

具体的には、図8に示されるように、信号処理基板1とセンサ基板2とで構成された半導体装置10を、センサ基板2が下方になるようにした状態で、信号処理基板1とパッケージ3とをバンプ11bにより接続する。

**【0088】**

そして、センサ基板2は、パッケージ3に接続された信号処理基板1により保持されるとともに、パッケージ3の底面に設けられた凹部3cに、パッケージ3の底面とは離間して配置される。

**【0089】**

(第6実施形態)

図9に本発明の第6実施形態に係る半導体装置の断面構造を示す。

**【0090】**

本実施形態の半導体装置の構成は、上記第5実施形態とほぼ同様であるため、第5実施形態と同等な構成については同様の符号を付し、異なる部分についてのみ説明する。

**【0091】**

本実施形態では、図9に示されるように、第5実施形態のように、信号処理基板1とセンサ基板2とで構成された半導体装置10を、センサ基板2が下方になるようにした状態で、信号処理基板1とパッケージ3とをバンプ11bにより接続しつつ、第2、3実施形態のように、信号処理基板1における第2のシリコン層1cに環状層1dが形成されるとともに、センサ基板2における第2のシリコン層2cに環状層2dが形成されている。

**【0092】**

このような構成にしたことにより、第5実施形態のような半導体装置10の搭載方法においても、第2、3実施形態に記載の効果を得ることができる。

**【0093】**

尚、本発明は、上記各実施形態に限られるものではなく、様々な態様に適用可能である。

**【0094】**

例えば、上記各実施形態では、本発明を容量式の半導体式加速度センサを備えた半導体装置に適用したが、これに限られるものではなく、角速度センサや圧力センサ等の半導体式センサを備えた半導体装置に適用することができる。

#### 【0095】

また、上記各実施形態では、信号処理基板 1 をパッケージ 3 に接着させているが、これに限られるものではなく、センサ基板 2 をパッケージ 3 に接着させてもよい。

#### 【0096】

また、上記各実施形態では、信号処理基板 1 とパッケージ 3 とを接着するのに用いる導電性接着剤 4 a を、信号処理基板 1 とパッケージ 3 との接着面全面に塗布しているが、これに限られるものではなく、この導電性接着剤 4 a は、半導体装置 10 に発生する応力の緩和を考慮して、信号処理基板 1 とパッケージ 3 との接着面における四隅、環状、中心部のみ等に塗布してもよい。

#### 【0097】

また、上記第 2 実施形態では、不純物として燐、砒素等の N 型元素を含むシリコンウエハ 30、33 を使用しているが、これに限られるものではなく、不純物としてボロン等の P 型元素を含むシリコンウエハを用いてもよい。

#### 【0098】

また、上記各実施形態では、信号処理基板 1 及びセンサ基板 2 に SOI 基板を用いたが、これに限られるものではなく、パッケージ 3 への装着状態によっては、信号処理基板 1 及びセンサ基板 2 の少なくともどちらか一方のみに SOI 基板を用いてもよい。

#### 【0099】

また、上記各実施形態では、1 つのセンサ基板 2 を用いた構成について説明したが、これに限られるものではなく、同様の機能または必要に応じて異なる機能を有する複数のセンサ基板を信号処理基板と対向させて配置したものでもよい。

#### 【0100】

また、上記各実施形態では、半導体装置 10 の構造について、簡略化した図を用いて説明したが、具体的には、図 6 に示す半導体装置 10 に対応する図 10 の

ような構造になっている。この図10に示されるように、センサ基板2の第2のシリコン層2cに形成された可動部MVは、可動電極MVPと固定電極FXPを複数備え、これら可動電極MVP及び固定電極FXPは対向配置されている。また、第2のシリコン層1c及び第2のシリコン層2cの表面には、シリコン酸化膜等からなる絶縁分離層1hが形成されており、これら絶縁分離層1hの所定領域に開口部を複数形成し、この開口部にバンプ11、11aが配置されている。また、第2のシリコン層1cの内部には複数の回路部が形成され、これら回路部は、例えば絶縁体であるシリコン酸化膜等からなる環状の絶縁分離部1eにより互いに絶縁されている。

【図面の簡単な説明】

【図1】

本発明の第1実施形態に係る半導体装置の断面構造を示す図である。

【図2】

本発明の第1実施形態に係る半導体装置を収納するパッケージを含めた全体図を示す図である。

【図3】

本発明の第2実施形態に係る半導体装置の断面構造を示す図である。

【図4】

図3におけるA-A'線矢視図を示す図である。

【図5】

本発明の第2実施形態に係るセンサ基板の製造方法を示す図である。

【図6】

本発明の第3実施形態に係る半導体装置の断面構造を示す図である。

【図7】

本発明の第4実施形態に係る半導体装置の断面構造を示す図である。

【図8】

本発明の第5実施形態に係る半導体装置の断面構造を示す図である。

【図9】 本発明の第6実施形態に係る半導体装置の断面構造を示す図である。

**【図 1 0】**

本発明の半導体装置の具体的な構造を示す図である。

**【図 1 1】**

従来の半導体装置の構成を説明する断面図である。

**【図 1 2】**

従来の半導体装置の構成を説明する斜視図である。

**【図 1 3】**

センサ基板の可動部の構成を説明する平面図である。

**【図 1 4】**

センサ基板の可動部を構成を説明する断面図である。

**【図 1 5】**

従来の半導体装置の構成を説明する断面図である。

**【符号の説明】**

1…信号処理基板、

2…センサ基板、

1 a、2 a…第 1 のシリコン層（第 1 の半導体層）、

1 b、2 b、3 1…酸化膜（絶縁層）、

1 c、2 c…第 2 のシリコン層（第 2 の半導体層）、

1 d、2 d、3 4…環状層、

1 e…絶縁分離部、

1 h…絶縁分離層

1 f、2 f、3 2…ポリシリコン層、

1 g、2 g…コンタクト部、

3…パッケージ、

3 a…基部、

3 b…蓋部、

3 c…凹部、

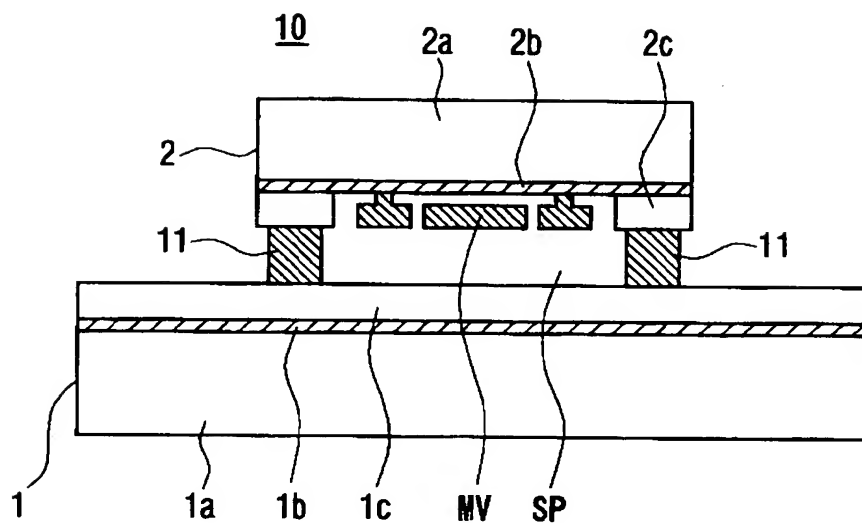
1 1、1 1 a、1 1 b、3 5 a、3 5 b…バンプ、

4 a…導電性接着剤、

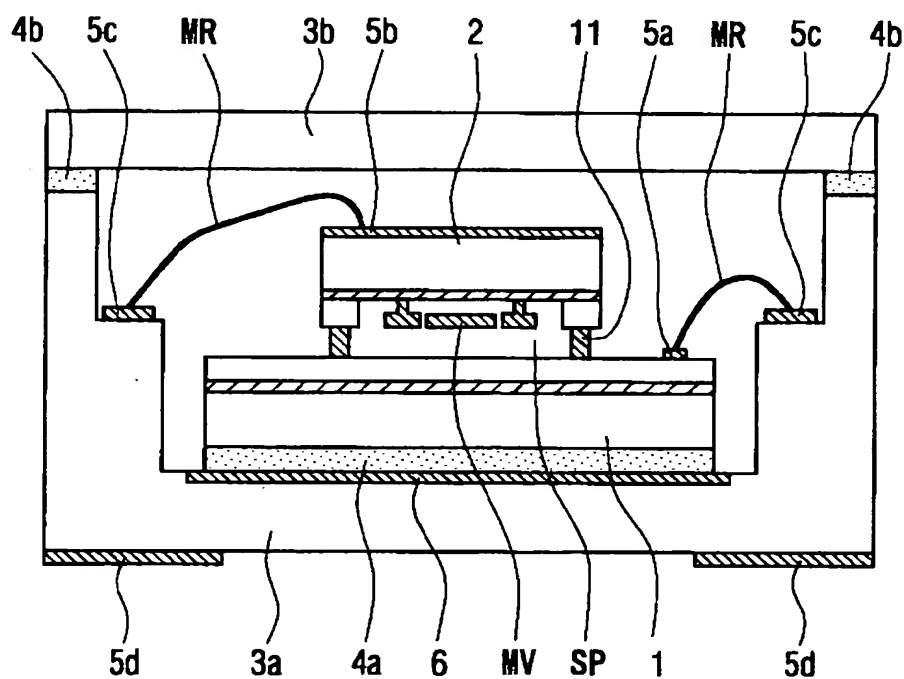
4 b…接着部材、  
5 a、5 c、5 e、5 f、5 g、5 h、5 i…電極パッド、  
5 b…金属層、  
5 d…外部取り出し電極パッド、  
6…下部電極、  
7…配線層、  
1 0…半導体装置、  
3 0…第 1 のシリコンウェハ、  
3 3…第 2 のシリコンウェハ、  
MV…可動部、  
S P…隙間、  
WR…ワイヤ配線、  
MR…モールド樹脂、  
D P…ダイパッド、  
I L…インナーリード。

【書類名】 図面

【図 1】

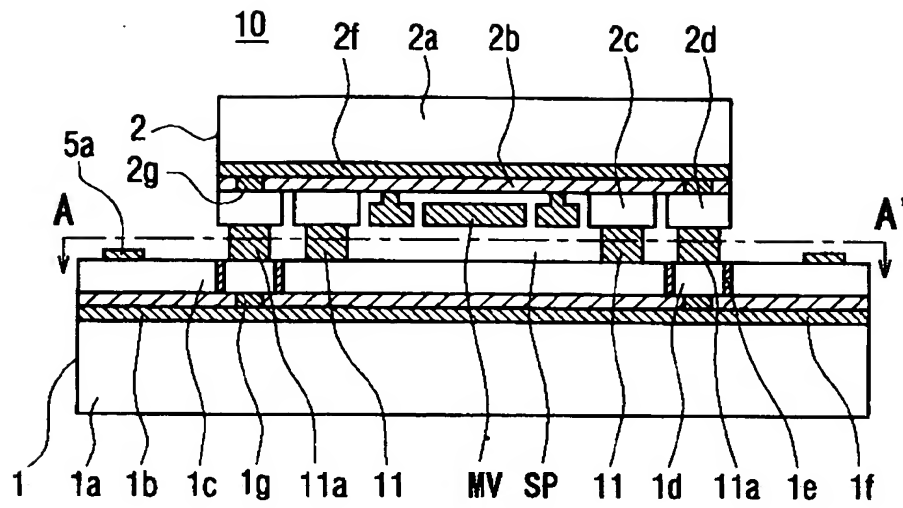


【図 2】

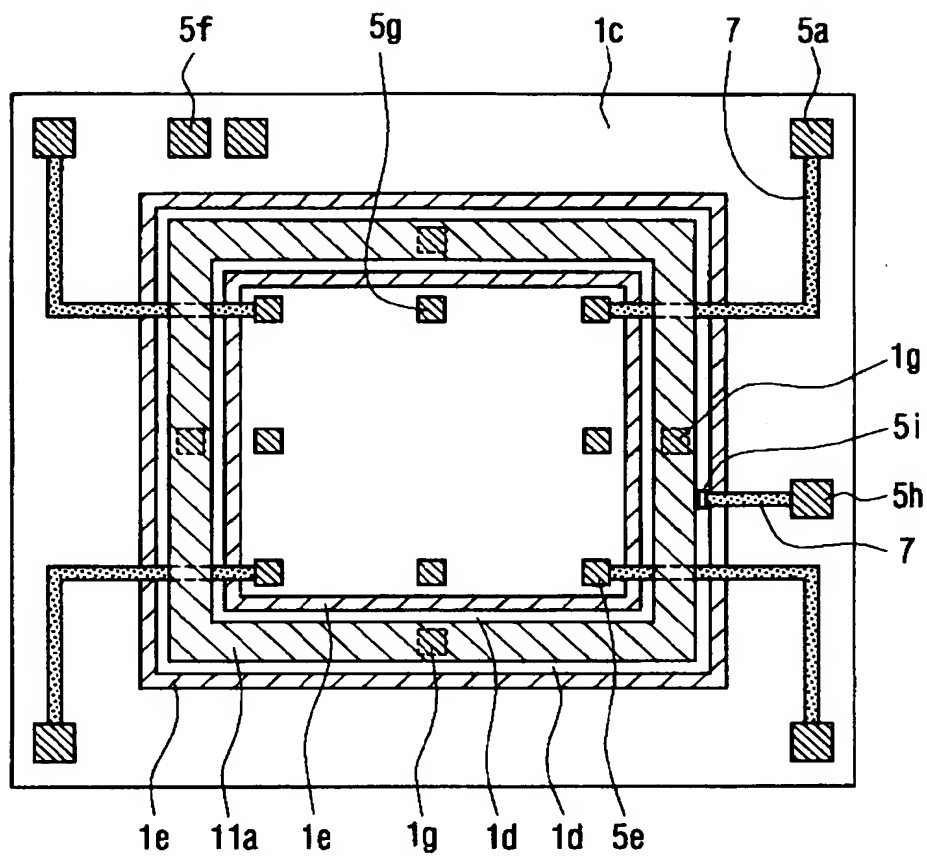




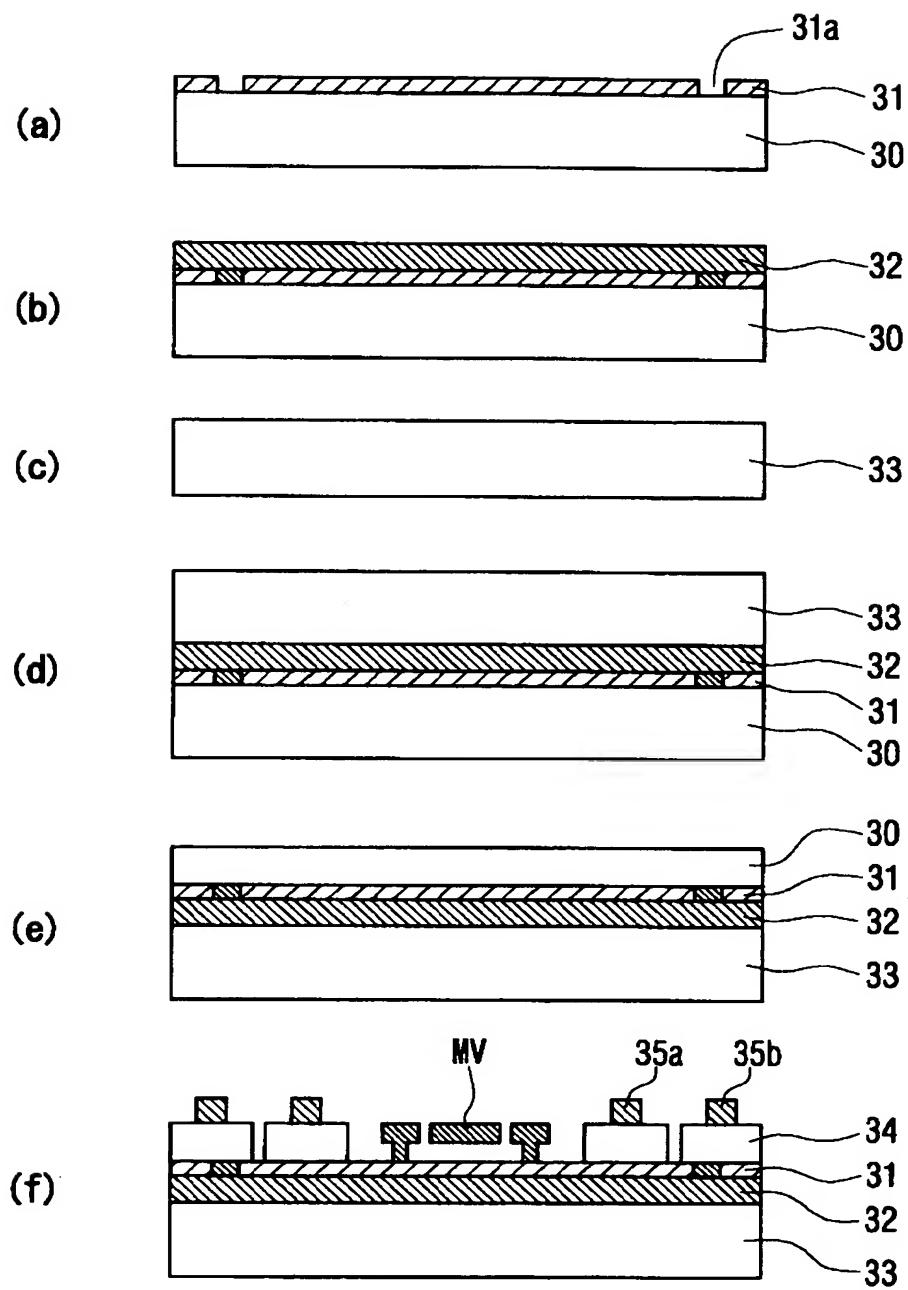
【図 3】



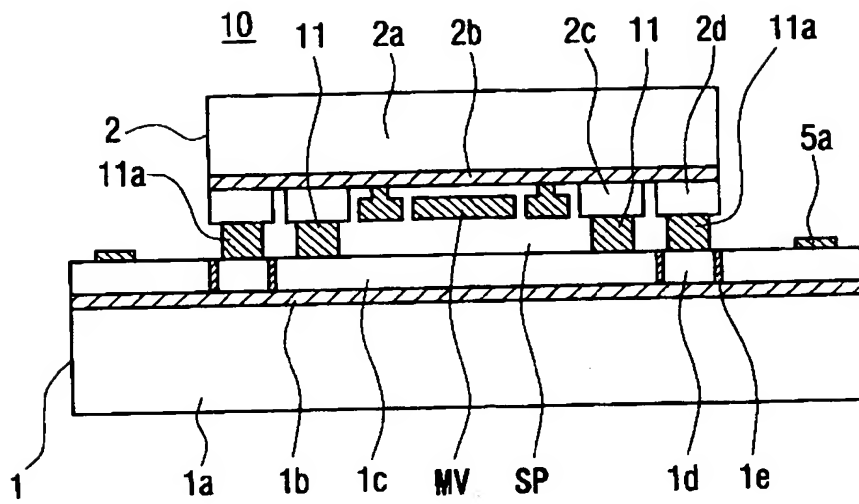
【図 4】



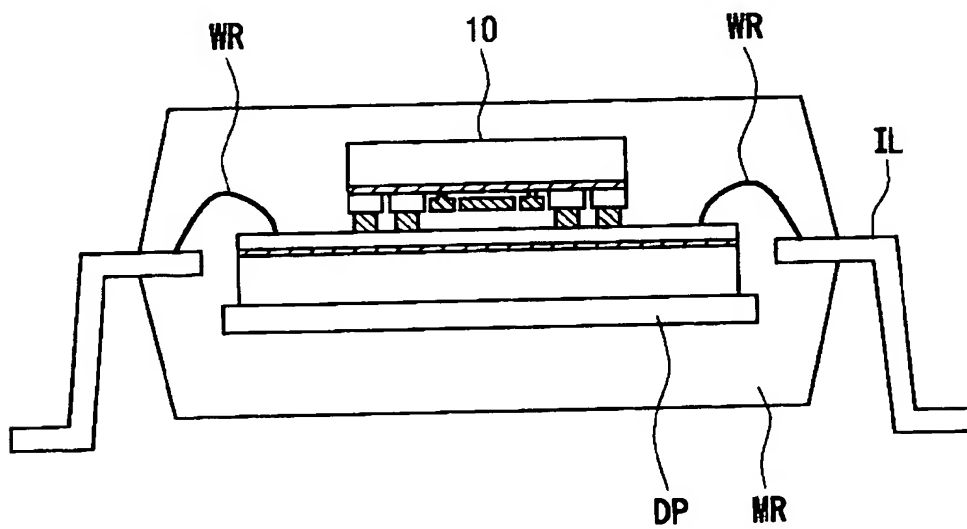
【図 5】



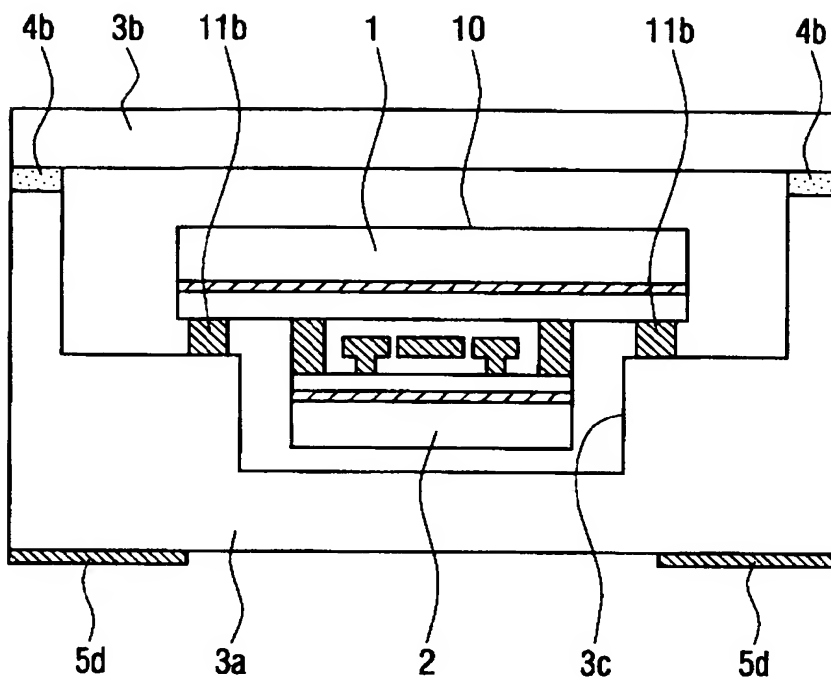
【図 6】



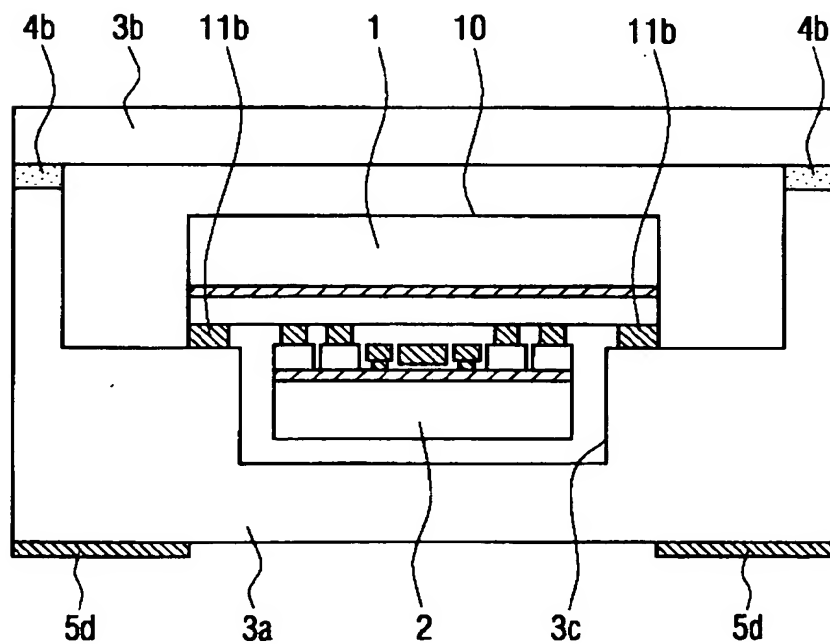
【図 7】



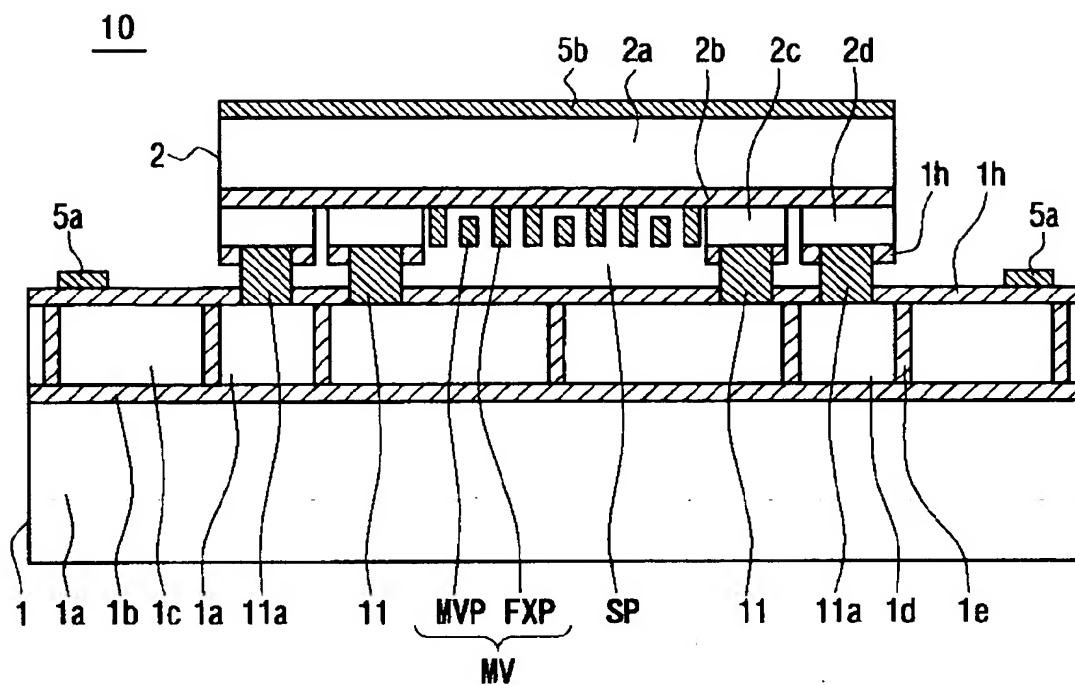
【図 8】



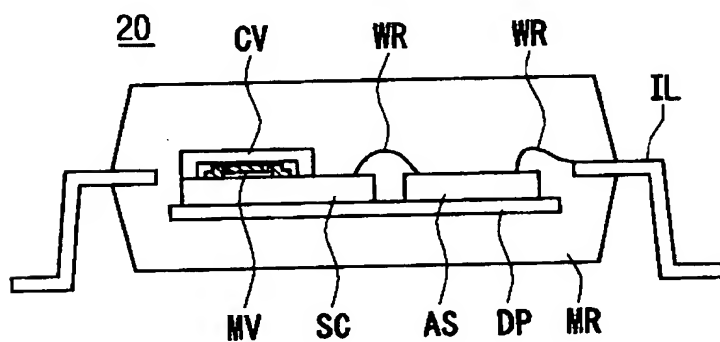
【図 9】



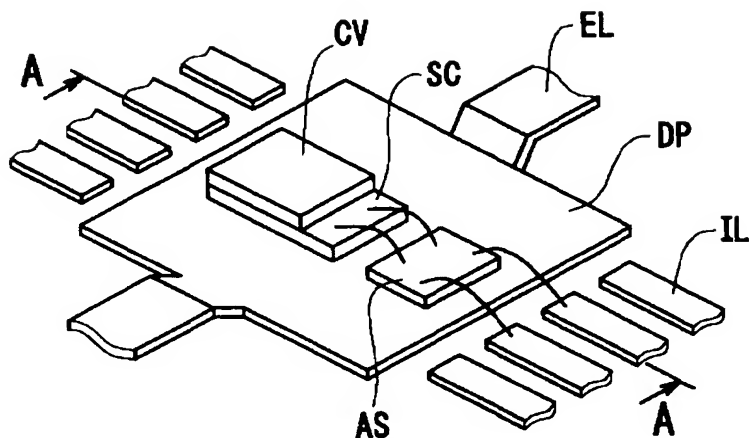
【図 10】



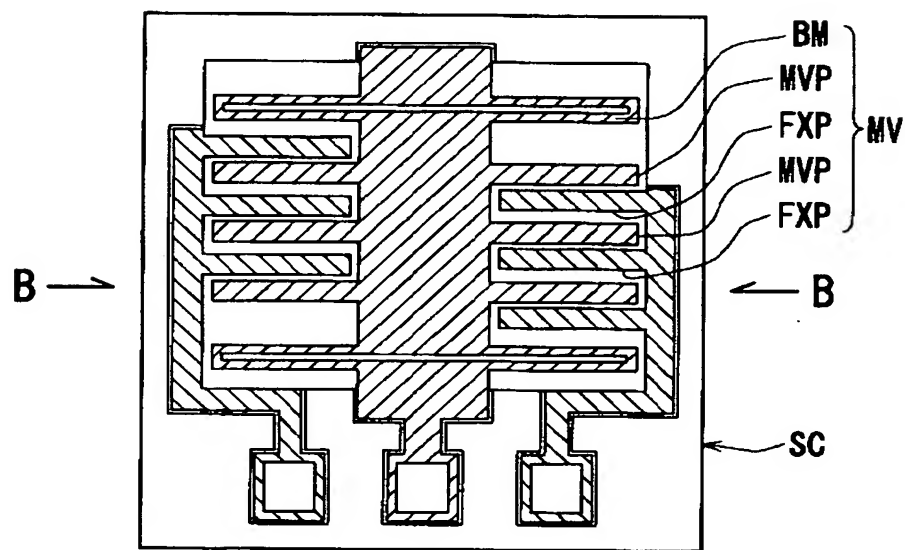
【図 11】



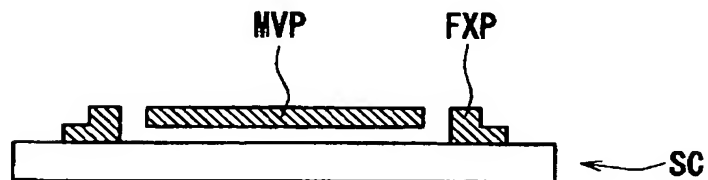
【図 12】



【図 13】



【図 14】







【書類名】 要約書

【要約】

【課題】 可動部を有する半導体装置において、製造コストの増大を抑制しつつ、ノイズ等の外乱から保護することのできる半導体装置を提供すること。

【解決手段】 本発明では、信号処理基板 1 及びセンサ基板 2 に S O I 基板を用いるとともに、信号処理基板 1 における酸化膜 1 b により第 1 のシリコン層 1 a と絶縁分離された第 2 のシリコン層 1 c に信号処理回路部を形成し、センサ基板 2 における酸化膜 2 b により第 1 のシリコン層 2 a と絶縁分離された第 2 のシリコン層 2 c に可動部 M V を形成したことを特徴としている。従って、信号処理回路及び可動部 M V の電位に関らず、第 1 のシリコン層 1 a 及び第 1 のシリコン層 2 a の電位を任意の値に設定することができるようになり、これら第 1 のシリコン層 1 a 及び第 1 のシリコン層 2 a の電位をグランド電位にすることで、外部ノイズ等による可動部 M V や信号処理回路部の誤動作を防ぐシールド層として利用することができる。

【選択図】 図 1

特願 2 0 0 3 - 0 8 8 9 3 4

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 4 2 6 0 ]

1. 変更年月日

1 9 9 6 年 1 0 月 8 日

[変更理由]

名称変更

住 所

愛知県刈谷市昭和町 1 丁目 1 番地

氏 名

株式会社デンソー